

UCP: ber  
OP. /K

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
22. März 2001 (22.03.2001)

(10) Internationale Veröffentlichungsnummer  
**PCT WO 01/20681 A1**

(51) Internationale Patentklassifikation<sup>7</sup>: H01L 27/108,  
21/8242

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-  
Martin-Strasse 53, 81541 München (DE).

(21) Internationales Aktenzeichen: PCT/DE00/03063

(72) Erfinder; und

(22) Internationales Anmeldedatum:  
5. September 2000 (05.09.2000)

(75) Erfinder/Anmelder (nur für US): SCHREMS, Martin  
[AT/DE]; Bruhmstrasse 4e, 01465 Langebrück (DE).

(25) Einreichungssprache: Deutsch

(74) Anwalt: EPPING HERMANN & FISCHER GBR;  
Postfach 12 10 26, 80034 München (DE).

(26) Veröffentlichungssprache: Deutsch

(81) Bestimmungsstaaten (national): JP, KR, US.

(30) Angaben zur Priorität:  
199 44 012.3 14. September 1999 (14.09.1999) DE

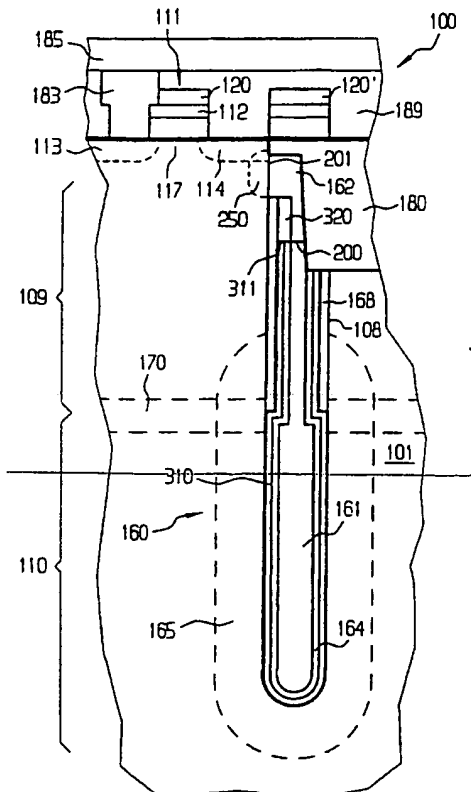
[Fortsetzung auf der nächsten Seite]

(54) Title: TRENCH CAPACITOR COMPRISING CAPACITOR ELECTRODES AND CORRESPONDING PRODUCTION METHOD

(54) Bezeichnung: GRABENKONDENSATOR MIT KONDENSATORELEKTRODEN UND ENTSPRECHENDES HERSTELLUNGSVERFAHREN



WO 01/20681 A1



(57) Abstract: The invention relates to a trench capacitor (160) for use in a semiconductor memory cell (100). The trench capacitor (160) is formed in a substrate (101) and comprises: a trench (108) with an upper region (109) and a lower region (110); an insulation collar (168) which is formed in the upper region (109) on a trench wall of the trench (108); a buried trough (170) through which the lower region (110) of the trench (108) at least partial extends; a conductive layer (310) which serves as an outer capacitor electrode and which is provided for covering the lower region (110) of the trench (108) and of the insulation collar (168); a dielectric layer (164) which is provided for covering the conductive layer (310) and which serves as a capacitor dielectric, and; a conductive trench filling (161) with which the trench (108) is filled and which serves as an inner capacitor electrode.

(57) Zusammenfassung: Die vorliegende Erfindung umfasst einen Grabenkondensator (160), zur Verwendung in einer Halbleiterspeicherzelle (100). Der Grabenkondensator (160) ist in einem Substrat (101) gebildet und umfasst einen Graben (108) mit einem oberen Bereich (109) und einem unteren Bereich (110); einen Isolationskragen (168), der in dem oberen Bereich (109) an einer Grabenwand des Grabens (108) gebildet ist; eine vergrabenen Wanne (170), durch die sich zumindest teilweise der untere Bereich (110) des Grabens (108) erstreckt; eine leitenden Schicht (310) als äussere Kondensatorelektrode zur Verkleidung des unteren Bereiches (110) des Grabens (108) und des Isolationskragens (168); eine dielektrischen Schicht (164) zur Verkleidung der leitenden Schicht (310) als Kondensatordielektrikum und eine in den Graben (108) gefüllten, leitenden Grabenfüllung (161) als innere Kondensatorelektrode.



(84) Bestimmungsstaaten (*regional*): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

Zur Erklärung der Zweibuchstaben-Codes, und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

**Veröffentlicht:**

— Mit internationalem Recherchenbericht.

## Beschreibung

Grabenkondensator mit Kondensatorelektroden und entsprechendes Herstellungsverfahren

5

Die vorliegende Erfindung betrifft einen Grabenkondensator und ein entsprechendes Herstellungsverfahren.

Obwohl auf beliebige Grabenkondensatoren anwendbar, wird die vorliegende Erfindung in Bezug auf einen in einer DRAM-Speicherzelle verwendeten Grabenkondensator erläutert. Zu Diskussionszwecken wird die Erfindung hinsichtlich der Bildung einer einzelnen Speicherzelle beschrieben.

15 Integrierte Schaltungen (ICs) oder Chips enthalten Kondensatoren zum Zwecke der Ladungsspeicherung, wie zum Beispiel ein dynamischer Schreib-/Lesespeicher mit wahlfreiem Zugriff (DRAM). Der Ladungszustand in dem Kondensator repräsentiert dabei ein Datenbit.

20

Ein DRAM-Chip enthält eine Matrix von Speicherzellen, welche in Form von Zeilen und Spalten angeordnet sind und von Wortleitungen und Bitleitungen angesteuert werden. Das Auslesen von Daten aus den Speicherzellen, oder das Schreiben von Daten in die Speicherzellen, wird durch die Aktivierung geeigneter Wortleitungen und Bitleitungen bewerkstelligt.

Üblicherweise enthält eine DRAM-Speicherzelle einen mit einem Kondensator verbundenen Transistor. Der Transistor enthält zwei Diffusionsbereiche, welche durch einen Kanal getrennt sind, der von einem Gate gesteuert wird. Abhängig von der Richtung des Stromflusses wird ein Diffusionsbereich als Drain-Gebiet und der andere als Source-Gebiet bezeichnet. Einer der Diffusionsbereiche ist mit einer Bitleitung, der andere Diffusionsbereich ist mit dem Kondensator und das Gate

35

ist mit einer Wortleitung verbunden. Durch Anlegen geeigneter Spannungen an das Gate wird der Transistor so gesteuert, daß ein Stromfluß zwischen den Diffusionsbereichen durch den Kanal ein- und ausgeschaltet wird.

5

Die in dem Kondensator gespeicherte Ladung baut sich mit der Zeit aufgrund von Leckströmen ab. Bevor sich die Ladung auf einen unbestimmbaren Pegel unterhalb eines Schwellwerts aufgebaut hat, muß der Speicherkondensator aufgefrischt werden.

10 Aus diesem Grund werden diese Speicherzellen als dynamisches RAM (DRAM) bezeichnet.

Aus der Patentschrift US 5,867,420 sind die Merkmale des Oberbegriffs von Anspruch 1 bekannt.

15

Das zentrale Problem bei den bekannten DRAM-Varianten ist die Erzeugung einer ausreichend großen Kapazität des Grabenkondensators. Diese Problematik verschärft sich in Zukunft durch die fortschreitende Miniaturisierung von Halbleiterbauelementen. Die kontinuierliche Erhöhung der Integrationsdichte bedeutet, daß die pro Speicherzelle zur Verfügung stehende Fläche und damit die Kapazität des Grabenkondensators immer weiter abnimmt. Eine zu geringe Kapazität des Grabenkondensators kann die Funktionstüchtigkeit und Verwendbarkeit der Speichervorrichtung widrig beeinflussen, da eine zu geringe Ladungsmenge auf ihm gespeichert wird.

25

Beispielsweise erfordern Leseverstärker einen ausreichenden Signalpegel für ein zuverlässiges Auslesen der in den Speicherzellen befindlichen Information. Das Verhältnis der Speicherkapazität zu der Bitleitungskapazität ist entscheidend bei der Bestimmung des Signalpegels. Falls die Speicherkapazität zu gering ist, kann dieses Verhältnis zu klein zur Erzeugung eines hinreichenden Signals sein.

35

Ebenfalls erfordert eine geringere Speicherkapazität eine höhere Auffrischfrequenz, denn die in dem Grabenkondensator gespeicherte Ladungsmenge ist durch seine Kapazität begrenzt und nimmt zusätzlich durch Leckströme ab. Wird eine Mindest-

5 ladungsmenge in dem Speicherkondensator unterschritten, so ist es nicht mehr möglich die in ihm gespeicherte Information mit den angeschlossenen Leseverstärkern auslesen, die Information geht verloren und es kommt zu Lesefehlern.

10 Zur Vermeidung von Lesefehlern bietet sich die Reduktion der Leckströme an. Zum einen kann der Leckstrom durch einen Transistor, zum anderen kann der Leckstrom durch ein Kondensator-dielektrikum und als letztes der Leckstrom von einer vergrabenen Brücke bzw. einem vergrabenen Kontakt zu einer vergraben-

15 benen Platte reduziert werden. Durch diese Maßnahmen kann eine unerwünscht verringerte Haltezeit (retention time) verlängert werden.

Üblicherweise wird ein Grabenkondensator in DRAMs verwendet.

20 Ein Grabenkondensator hat eine dreidimensionale Struktur, welche in einem Siliziumsubstrat ausgebildet ist. Eine Erhöhung des Volumens und damit der Kapazität des Grabenkondensators kann durch tieferes Ätzen in das Substrat erreicht werden. In diesem Fall bewirkt die Steigerung der Kapazität des

25 Grabenkondensators keine Vergrößerung der von der Speicherzelle belegten Oberfläche. Dieses Verfahren ist aber auch beschränkt, da die erzielbare Ätztiefe des Grabenkondensators von dem Grabendurchmesser abhängt, so daß nur bestimmte, endliche Aspektverhältnisse erzielbar sind.

30 Bei fortschreitender Erhöhung der Integrationsdichte nimmt die pro Speicherzelle zur Verfügung stehende Substratoberfläche immer weiter ab. Die damit verbundene Reduktion des Grabendurchmessers führt zwangsläufig zu einer Verringerung der

35 Grabenkondensatorkapazität. Ist die Grabenkondensatorkapazi-

tät von vornherein so gering bemessen, daß die speicherbare Ladung nicht zum einwandfreien Auslesen mit den nachgeschalteten Leseverstärkern ausreicht, so hat dies Lesefehler zur Folge.

5

Die Aufgabe der vorliegenden Erfindung besteht daher darin, einen verbesserten Grabenkondensator zu schaffen, welcher bei gleichem Grabendurchmesser und gleicher Grabentiefe eine erhöhte Kapazität aufweist. Eine weitere Aufgabe der Erfindung liegt in der Beschreibung eines entsprechenden Herstellungsverfahrens.

10

Erfindungsgemäß wird diese Aufgabe durch den in Anspruch 1 angegebenen Grabenkondensator gelöst.

15

Weiterhin wird die gestellte Aufgabe durch das in Anspruch 11 angegebene Verfahren gelöst.

20

Bevorzugte Weiterbildungen sind Gegenstand der jeweiligen Unteransprüche.

25

Die der vorliegenden Erfindung zugrundeliegende Idee besteht in der Verwendung einer leitenden Schicht als äußere Kondensatorelektrode. In herkömmlichen Grabenkondensatoren ist die Kondensatorfläche auf einen unteren Bereich eines Grabens beschränkt, der unterhalb eines Isolationskragens liegt. Durch Verwendung der leitenden Schicht in dem unteren Bereich des Grabens und auf dem Isolationskragen wird die zur Verfügung stehende Fläche und damit die zur Verfügung stehende Kapazität erhöht.

30

In einer vorteilhaften Ausführung der Erfindung wird eine vergrabene Platte in dem Substrat um den unteren Bereich des Grabens gebildet, wodurch der elektrische Kontakt zwischen

einer vergrabenen Wanne und der leitenden Schicht verbessert wird.

In einer weiteren vorteilhaften Ausführung der Erfindung wird  
5 der Grabenkondensator unterhalb der Oberfläche des Substrats  
in dem Bereich einer vergrabenen Brücke dotiert, so daß ein  
vergrabener Kontakt entsteht und vorteilhafterweise die ver-  
grabene Brücke, beziehungsweise eine Grabenfüllung elektrisch  
mit einem Source-Gebiet eines Transistors verbindet. Die Do-  
10 tierung in dem Bereich des vergrabenen Kontakts kann zum Bei-  
spiel durch Implantation, Plasmadotierung und/oder Gasphasen-  
dotierung oder ein anderes geeignetes Verfahren eingebracht  
werden.

15 In einer weiteren vorteilhaften Ausführung der Erfindung wird  
auf der leitenden Grabenfüllung, welche die innere Kondensa-  
toelektrode bildet, die leitende vergrabene Brücke gebildet.  
Der Vorteil dieses Vorgehens liegt in der größeren Flexibili-  
tät bei der Erzeugung des vergrabenen Kontaktes.

20 Eine weitere vorteilhafte Ausführung des erfindungsgemäßen  
Grabenkondensators sieht die Bildung eines Isolationssteges  
zur Isolation eines oberen Bereichs der leitenden Schicht  
vor. Der Isolationssteg hat die Aufgabe einen Ladungstrans-  
25 port von der leitenden Schicht zu der elektrisch miteinander  
verbundenen leitenden Grabenfüllung, der leitenden vergrabe-  
nen Brücke und dem vergrabenen Kontakt zu verhindern. Dadurch  
wird die Speicherzeit (retention time) der Speicherzelle in  
vorteilhafter Weise verlängert und unerwünschte Bitfehler  
30 aufgrund von Leckströmen werden verhindert. In einer speziel-  
len Ausführung besteht der Isolationssteg aus einem Oxid, Ni-  
trid oder Oxinitrid.

Eine weitere vorteilhafte Ausführung der Erfindung sieht vor,  
35 daß die leitende Schicht aus Silizium (dotiert oder undo-

tiert, polykristallin oder amorph), aus einem Metall, aus einem Silizid oder einem Nitrid besteht. Dabei kann es sich bei dem verwendeten Metall um Titan, Wolfram, Molybdän oder Kobalt handeln. Bei dem verwendeten Silizid kann es sich um Tiansilizid, Wolframsilizid, Molybdänsilizid oder Kobaltsilid und bei dem verwendeten Nitrid um Titannitrid oder Wolframnitrid handeln.

10 Eine vorteilhafte Ausführung des erfindungsgemäßen Verfahrens bildet nach dem Isolationskragen eine vergrabene Platte in dem Substrat, in der Umgebung des unteren Bereichs des Grabens, so daß die vergrabene Platte eine vergrabene Wanne kontaktiert.

15 Eine weitere vorteilhafte Ausführung des erfindungsgemäßen Verfahrens bildet einen Isolationssteg in dem oberen Bereich des Isolationskragens. Durch den Isolationssteg werden Leckströme verhindert, welche den Grabenkondensator entladen könnten.

20 Einbringen von Dotierstoff zur Bildung des vergrabenen Kontakts reduziert bei einer weiteren Verfahrensvariante den Anschlußwiderstand des Grabenkondensators in vorteilhafter Weise.

25 Eine Ausprägung des Herstellungsverfahrens bildet zusätzlich eine leitende vergrabene Brücke in dem Graben. Das Bilden der vergrabene Brücke erhöht die Prozeßflexibilität, da der Dotierstoff zur Herstellung des vergrabenen Kontakts nach Rückätzung der Grabenfüllung von dem Inneren des Grabens durch eine vertikale Grenzfläche eingebracht werden kann. Anschließend wird zur Herstellung des elektrischen Anschlusses die leitfähige Brücke gebildet.



Der erfindungsgemäße Grabenkondensator bzw. das erfindungsgemäße Herstellungsverfahren weisen gegenüber den bekannten Lösungsansätzen den Vorteil auf, das die Kapazität des Grabenkondensators erhöht wird. Insbesondere sind die Ausfälle aufgrund von zu geringer Ladungsmenge reduziert und gleichzeitig die Prozeßausbeute erhöht.

Ein weiterer Vorteil ist die Möglichkeit, den Durchmesser des Grabens bei fortschreitender Miniaturisierung zu verkleinern, da durch den erfindungsgemäßen Grabenkondensator bzw. das erfindungsgemäße Herstellungsverfahren die Kapazitätsreduzierung kompensiert wird, die aus der Verkleinerung der pro Speicherzelle zur Verfügung stehenden Fläche herrührt.

Die leitende Schicht kann mit CVD, PECVD oder LPCVD Verfahren abgeschieden werden. Dabei können Materialien wie dotiertes oder undotiertes, polykristallines oder amorphes Silizium verwendet werden. Die Dotierung kann sowohl während der Abscheidung, als auch in die bereits abgeschiedene Schicht eingebracht werden. Die Dotierung kann durch Implantation, Gasphasendotierung und/oder plasmaunterstützte Dotierung durchgeführt werden. Weiterhin kann die leitende Schicht bei den genannten Verfahren aus einem Metall hergestellt werden. Geeignete Metalle sind zum Beispiel Titan oder Wolfram.

Auch die Abscheidung von Siliziden wie zum Beispiel Wolframsilizid, Titansilizid, Molybdänsilizid oder Kobaltsilizid ist mit den genannten Verfahren möglich. Zur Bildung eines Silizids kann das Metall und das Silizium in getrennten Schritten abgeschieden werden und anschließend bei einer für das Materialsystem geeigneten Temperatur Siliziert werden. Geeignete Temperaturen liegen dazu zwischen 600°C und 1100°C.

Auch die Verwendung eines Nitrids, wie zum Beispiel Titanitrid oder Wolframnitrid ist möglich. Das Nitrid kann zum ei-

nen durch die bekannten Verfahren direkt abgeschieden werden um die Leitende Schicht zu bilden. Andererseits ist auch eine nachträgliche Nitrierung der abgeschiedenen Schicht, bei geeigneten Temperaturen und Prozeßgasen möglich.

5

Ein weiterer Vorteil der erfindungsgemäßen leitenden Schicht ist ihre Wirkung als Haftschrift und Barrierenschicht für das verwendete Speicherdielektrikum.

- 10 Die in den vorhergehenden Abschnitten genannten Verfahren, zur Herstellung der leitenden Schicht, können auch zur Bildung der leitenden Grabenfüllung verwendet werden.

- Es können alle Materialien zur Bildung der leitenden Schicht  
15 und zur Bildung der leitenden Grabenfüllung verwendet werden, die ausreichend temperaturstabil und leitfähig sind.

- Zusätzlich wird die abgeschiedene vergrabene Platte durch einen Isolationssteg in dem Bereich der vergrabenen Brücke gegen die leitende Grabenfüllung, gegen die leitende vergrabene  
20 Brücke und gegen den vergrabenen Kontakt isoliert. Der vergrabene Isolationssteg, besteht aus isolierendem Material, wie zum Beispiel Oxid, Nitrid oder Oxinitrid.

- 25 Ausführungsbeispiele der vorliegenden Erfindung sind in den Zeichnungen dargestellt und nachfolgend näher erläutert.

In den Figuren zeigen:

- 30 Fig. 1 ein Ausführungsbeispiel einer DRAM-Speicherzelle gemäß der vorliegenden Erfindung entsprechend einer ersten Ausführungsform des erfindungsgemäßen Verfahrens;

- Fig. 2a-i eine erste Ausführungsform des erfindungsgemäßen Verfahrens zur Herstellung der DRAM-Speicherzelle nach Fig. 1;
- 5 Fig. 3 ein weiteres Ausführungsbeispiel einer DRAM-Speicherzelle gemäß der vorliegenden Erfindung entsprechend einer zweiten Ausführungsform des erfindungsgemäßen Verfahrens;
- 10 Fig. 4a-b eine weitere Ausführungsform einer DRAM-Speicherzelle gemäß der vorliegenden Erfindung zur Herstellung der DRAM-Speicherzelle nach Fig. 3;
- 15 Fig. 5 ein weiteres Ausführungsbeispiel einer DRAM-Speicherzelle gemäß der vorliegenden Erfindung mit einem vertikalen Transistor;

In den Figuren bezeichnen gleiche Bezugszeichen gleiche oder  
20 funktionsgleiche Elemente.

Mit Bezug auf Fig. 1 ist eine erste Ausführungsform der vorliegenden Erfindung gezeigt. Die dargestellte Speicherzelle 100 besteht aus einem Grabenkondensator 160 und einem Transi-  
25 stor 111. Der Grabenkondensator 160 wird in einem Substrat 101 gebildet. In dem Substrat 101 ist eine vergrabene Wanne 170 eingebracht, die zum Beispiel aus Dotierstoff besteht. Der Grabenkondensator weist einen Graben 108 mit einen oberen Bereich 109 und einen unteren Bereich 110 auf. In dem oberen  
30 Bereich 109 des Grabens 108 befindet sich ein Isolationskragen 168. Der untere Bereich des Grabens durchdringt die vergrabene Wanne 170. Optional kann um den unteren Bereich 110 des Grabens 108 eine vergrabene Platte 165 angeordnet sein. Ist dies der Fall, so werden die vergrabenen Platten 165 der

benachbarten Speicherzellen durch die vergrabene Wanne 170 miteinander verbunden.

Der untere Bereich 110 des Grabens 108 und der Isolationskragen 168 sind mit der leitenden Schicht 310 verkleidet, welche die äußere Kondensatorelektrode bildet.

Die leitende Schicht 310 ist mit einer dielektrischen Schicht 164 verkleidet, welche das Speicherdielektrikum bildet. Die dielektrische Schicht 164 kann aus Schichten bzw. Schichtstapeln hergestellt werden, die aus Oxid, Nitrid oder Oxinitrid bestehen. Es können auch Speicherdielektrika verwendet werden, die eine hohe Dielektrizitätskonstante aufweisen, wie zum Beispiel Tantaloxid, Titanoxid, Wolframoxid und jedes andere geeignete Dielektrikum.

Der Graben 108 ist mit einer leitenden Grabenfüllung 161 aufgefüllt, welche die innere Kondensatorelektrode bildet.

Auf der Grabenfüllung 161 befindet sich die leitende vergrabene Brücke 162 und bildet mit der Grabenfüllung 161 die Grenzfläche 200. Weiterhin befindet sich ein vergrabener Kontakt 250 in dem Bereich der vergrabenen Brücke 162. Der vergrabene Kontakt 250 besteht aus Dotierstoff, der in das Substrat 101 eingebracht ist.

Die leitende Schicht 310 ist in ihrem oberen Bereich 311 mit einem Isolationssteg 320 verkleidet, so daß kein Strom von der Leitenden Schicht 310 zu der Grabenfüllung 161, zu der leitenden Brücke 162 oder zu dem vergrabenen Kontakt 250 fließen kann.

Mit einer Grabenisolierung 180 (STI) wird der Grabenkondensator 160 von benachbarten Grabenkondensatoren isoliert.

Ein Transistor 111 besteht aus Drain-Gebiet 113 und Source-Gebiet 114, wobei das Source-Gebiet 114 an den vergrabenen Kontakt 250 angeschlossen ist, und das Drain-Gebiet 113 mit einem Bitleitungskontakt 183 verbunden ist, der seinerseits an die Bitleitung 185 angeschlossen ist. Weiterhin besteht der Transistor 111 aus einem Kanal 117, der durch ein Gate 112 gesteuert wird. Das Gate 112 ist mit einer Wortleitung 120 verbunden. Oberhalb der Grabenisolierung 180 verläuft in dieser Variante eine passierende Wortleitung 120' (passing wordline), die durch die Grabenisolierung 180 von der Grabenfüllung 161 bzw. der vergrabenen Brücke 162 isoliert wird.

Mit Bezug auf Figur 2a wird das Substrat 101 bereitgestellt, auf dem die DRAM-Speicherzelle herzustellen ist. Bei der vorliegenden Variante ist das Substrat 101 leicht mit p-Typ Dotierstoffen dotiert, wie zum Beispiel Bor. In das Substrat 101 wird in geeigneter Tiefe eine n-dotierte, vergrabene Wanne 170 gebildet. Zur Dotierung der vergrabenen Wanne 170 kann Phosphor oder Arsen als Dotierstoff verwendet werden. Die vergrabene Wanne 170 kann zum Beispiel durch Implantation erzeugt werden. Sie dient zur Isolation der p-Wanne von dem Substrat 101 und bildet ebenfalls eine leitende Verbindung zwischen den leitenden Schichten 310 der benachbarten Grabenkondensatoren, bzw. den vergrabenen Platten 165, falls vorhanden. Alternativ kann die vergrabene Wanne 170 durch epitaktisch aufgewachsene, dotierte Siliziumschichten oder durch eine Kombination von Kristallwachstum (epitaxy) und Implantation gebildet werden. Diese Technik ist in dem US -Patent 5,250,829 von Bronner et al. beschrieben.

30

Ein Unterbaustapel 107 wird auf der Oberfläche des Substrats 101 gebildet und umfaßt beispielsweise eine Unterbau-Oxidschicht 104 und eine Unterbau-Stoppschicht 105, welche als Politur oder Ätzstopp verwendet werden kann und beispielsweise aus Nitrid besteht. Oberhalb der Unterbau-

35

Stoppschicht 105 ist eine Hartmaskenschicht 106 vorgesehen, welche aus Tetra-Ethyl-Ortho-Silicate (TEOS) oder anderen Materialien wie zum Beispiel Borsilikatglas (BSG) bestehen kann. Zusätzlich kann eine Antireflexionsbeschichtung (ARC) verwendet werden, um die lithographische Auflösung zu verbessern.

Die Hartmaskenschicht 106 wird unter Verwendung üblicher photolithographischer Techniken strukturiert um einen Bereich 102 zu definieren, in dem der Graben zu bilden ist. Dazu wird zunächst die Hartmaskenschicht 106 strukturiert, die anschließend als Ätzmaske für einen reaktiven Ionenätzschritt (RIE) verwendet wird, der einen tiefen Graben 108 bildet.

In dem Graben 108 wird eine natürliche Oxidschicht gebildet, die in späteren Ätzschritten als Ätzstopp dient. Anschließend wird der Graben mit einer Isolationskragen-Opferschicht 152 gefüllt, die eine ausreichende Temperaturstabilität bis zu 1100 °C gewährleistet und selektiv gegenüber Nitrid oder Oxid entfernbar ist, wie zum Beispiel Polysilizium, amorphes Silizium oder andere geeignete Materialien. In dieser Prozeßvariante besteht die Opferschicht 152 aus Polysilizium.

Wie in Figur 2b gezeigt, wird die Polysilizium-Opferschicht 152 bis zur Unterseite des zu bildenden Isolationskragens 168 entfernt. Das Entfernen der Opferschicht 152 kann zum Beispiel durch Planarisieren mit chemisch-mechanischem Polieren (CMP) oder chemischem Trockenätzen (CDE) oder einem selektiven Ionenätzen durchgeführt werden. Anschließend wird durch reaktives Ionenätzen die Opferschicht 152 in den Graben 108 eingesenkt. Die Verwendung einer chemischen Trockenätzung zum Absenken des Polysiliziums 152 in dem Graben 108 ist ebenfalls möglich.

Anschließend wird eine dielektrische Schicht auf den Wafer abgeschieden, welche den Unterbaustapel 107 und die Seitenwände des Grabens 108 in seinem oberen Bereich 109 bedeckt. Die dielektrische Schicht wird zur Bildung des Isolationskragens 168 verwendet und besteht beispielsweise aus Oxid. Anschließend wird die dielektrische Schicht beispielsweise durch reaktives Ionenätzen geätzt, um den Isolationskragen 168 zu bilden. Die chemischen Mittel für das reaktive Ionenätzen werden derart gewählt, daß das Oxid selektiv gegenüber dem Polysilizium 152 und dem Nitrid 106 geätzt wird.

Mit Bezug auf Figur 2c wird die Polysilizium-Opferschicht 152 aus dem unteren Bereich des Grabens 108 entfernt. Dies wird vorzugsweise durch CDE erreicht, wobei die dünne natürliche Oxidschicht 151 als CDE-Ätzstopp dient. Alternativ kann eine Naßätzung, beispielsweise unter Verwendung von KOH oder einer HF, HNO<sub>3</sub> und CH<sub>3</sub>COOH Mischung ebenfalls beim Entfernen der Polysilizium-Opferschicht 152 verwendet werden.

Nach Entfernung der Opferschicht 152 kann optioneller Weise eine vergrabene Platte 165 mit n-Typ-Dotierstoffen, wie zum Beispiel Arsen oder Phosphor als Kondensatorelektrode gebildet werden. Der Isolationskragen 168 dient dabei als Dotiermaske, welche die Dotierung auf den unteren Bereich des Grabens beschränkt. Zur Bildung der vergrabenen Platte 165 kann eine Gasphasendotierung, eine Plasmadotierung oder eine Plasmaimmersions-Ionenimplantation (PIII) verwendet werden. Diese Techniken sind beispielsweise in Ransom et al., J. Electrochemical. Soc., Band 141, Nr. 5 (1994), S. 1378 ff.; US-Patent 5,344,381 und US-Patent 4,937,205 beschrieben. Eine Ionenimplantation unter Verwendung des Isolationskragens 168 als Dotiermaske ist ebenfalls möglich. Alternativ kann die vergrabene Platte 165 unter Verwendung eines dotierten Silikatglases, wie zum Beispiel ASG, als Dotierstoffquelle, gebildet werden. Diese Variante ist beispielsweise in Becker et

al., J. Electrochemical. Soc., Band 136 (1989), S. 3033 ff. beschrieben. Wird dotiertes Silikatglas zur Dotierung verwendet, so wird diese Schicht nach der Bildung der vergrabenen Platte entfernt.

5

Mit Bezug auf Figur 2d wird eine eventuell in dem unteren Bereich 110 des Grabens 108 vorhandene dielektrische Schicht, die aus einem natürlich gewachsenen Siliziumoxid bestehen kann, zum Beispiel mit HF-Dampf entfernt. Anschließend wird  
10 eine leitende Schicht 310 auf den Wafer abgeschieden, welche die Oberfläche des Unterbaustapels 107 und das innere des Grabens 108 bedeckt. Die leitende Schicht 310 dient als äußere Kondensatorelektrode. Nachfolgend wird eine dielektrische Schicht 164 auf den Wafer abgeschieden, welche die leitende  
15 Schicht 310 sowohl auf der Oberfläche des Unterbaustapels 107 als auch in dem Inneren des Grabens 108 bedeckt. Die dielektrische Schicht 164 dient als Speicherdielektrikum, zum Separieren der Kondensatorelektroden. Bei einer Variante besteht die dielektrische Schicht 164 aus einem Oxid, einem Nitrid,  
20 einem Oxinitrid oder einem Schichtstapel aus Oxid- und Nitridschichten. Auch Materialien mit einer hohen Dielektrizitätskonstante, wie zum Beispiel Tantaloxid ( $Ta_2O_5$ ), Titanoxid, Wolframoxid können verwendet werden.

25 Die leitende Grabenfüllung 161, die beispielsweise aus dotiertem Polysilizium oder amorphem Silizium bestehen kann, wird zum Füllen des Grabens 108 und zum Bedecken des Unterbaustapels 107 abgeschieden. Hierzu können beispielsweise CVD oder andere bekannte Techniken verwendet werden.

30

Mit Bezug auf Figur 2e wird die leitende Grabenfüllung 161 beispielsweise in einem CDE-Schritt, in einem RIE-Schritt, in einem chemischen Trockenätzschritt oder in einem kombinierten CMP-RIE-Schritt, unter Verwendung geeigneter Chemikalien,  
35 planarisiert und anschließend eingesenkt.



Gemäß Figur 2f wird die dielektrische Schicht 164 oberhalb der Grabenfüllung 161 mit einer geeigneten Ätzung, die selektiv gegen die Grabenfüllung 161 ist, entfernt. Anschließend  
5 wird auch die leitende Schicht 310 oberhalb der Grabenfüllung 161 mit einer geeigneten Ätzung, die selektiv gegenüber der dielektrischen Schicht 164 und der leitenden Grabenfüllung 161 ist, entfernt.

10 Zum Ätzen können sowohl selektive Trockenätzprozesse verwendet werden, welche die Materialien nacheinander entfernen, als auch kombinierte Trockenätz- und Naßätzprozesse, bei denen einzelne Schichten, wie zum Beispiel die dielektrische Schicht 164, mit einem Naßätzprozeß selektiv entfernt werden.

15 Die Hartmaskenschicht 106 wird ebenfalls entfernt. Dies kann bereits zu einem früheren Zeitpunkt in dem Prozeßablauf, aber erst nach Bildung des tiefen Grabens 108 durchgeführt werden. Der Isolationskragen 168 und die dielektrische Schicht 164  
20 sind ebenfalls leicht in den Graben 108 eingesenkt.

Wie in Figur 2g gezeigt, wird anschließend die Grabenfüllung 161 beispielsweise mit einem CDE-Schritt oder einem RIE-Schritt unter Verwendung geeigneter Chemikalien eingesenkt.  
25 Danach wird die dielektrische Schicht 164 oberhalb der Grenzfläche 200 mit einer geeigneten Ätzung entfernt, die selektiv gegen die Grabenfüllung 161 ist. Auch die leitende Schicht 310 wird oberhalb der Grenzfläche 200 mit einer geeigneten Ätzung entfernt, die selektiv gegenüber der dielektrischen  
30 Schicht 164 und der leitenden Grabenfüllung 161 ist.

Nachfolgend wird eine isolierende Schicht 321, aus welcher der Isolationssteg 320 gebildet wird, konform auf der Unterbau-Stoppschicht und in dem Graben 108 abgeschieden.

35

Mit Bezug auf Figur 2h wird mit einem anisotropen Ätzschritt die isolierende Schicht 321 so bearbeitet, daß sich der vergrabene Isolationssteg 320 herausgebildet.

- 5 Die vergrabene Opferschicht 330, die beispielsweise aus Polysilizium oder amorphem Silizium bestehen kann, wird zum Füllen des Grabens 108 und zum Bedecken der Unterbau-Stoppschicht 105 abgeschieden. Hierzu können beispielsweise CVD oder andere bekannte Techniken verwendet werden.

10

- Wie in Figur 2i gezeigt wird ein anisotroper Ätzschritt zum Einsenken der Opferschicht 330, des Isolationsstegs 320 und des Isolationskragens 168 in den Graben 108 vorgenommen, was zum Beispiel durch einen CDE-Schritt oder einen RIE-Schritt unter Verwendung geeigneter Chemikalien durchgeführt werden kann. Anschließend wird die vergrabene Opferschicht 330 vollständig aus dem Graben 108 entfernt. Dies kann zum Beispiel mit einem Naßätzprozeß durchgeführt werden. Anschließend wird in dem Graben 108 die vergrabene Brücke 162 gebildet, die durch einen Ätzschritt in den Graben 108 eingesenkt wird.

20

Die weiteren Schritte, die zu der in Fig. 1 gezeigten Speicherzelle führen, sind nicht in einzelnen Figuren gezeigt, da sie nach dem bekannten Stand der Technik ausgeführt werden.

- 25 Der nicht aktive Bereich der Zelle wird entfernt und durch den Grabenisolierung 180 ersetzt. Anschließend werden die Fotolack- und ARC-Schichten entfernt, um zu gewährleisten, daß keine Fotolack- oder ARC-Rückstände zurückbleiben.

- 30 Die Unterbau-Stoppschicht 105 wird ebenfalls entfernt, was beispielsweise durch eine naßchemische Ätzung geschieht. Die naßchemische Ätzung ist selektiv gegenüber Oxid. Die Unterbau-Oxidschicht 104 wird durch eine naßchemische Ätzung entfernt, welche selektiv gegenüber Silizium ist.

35

Damit ist das Verfahren zur Herstellung des Grabenkondensators abgeschlossen und die nachfolgenden Prozeßschritte dienen dazu, den Transistor 111 nach dem bestehenden Stand der Technik herzustellen, wie er in der US-Patentschrift  
5 5,867,420 beschrieben wird.

In Figur 3 ist eine weitere Ausführung des erfindungsgemäßen Grabenkondensators 160 gezeigt, die sich von der in Figur 1 dargestellten Variante in der Ausführung des Isolationsstegs  
10 320 unterscheidet. In Fig. 3 bedeckt der Isolationssteg 320 nicht nur die Leitende Schicht 310 in ihrem oberen Bereich 311, sondern auch den Isolationskragen 168.

In Figur 4a wird die Herstellung der Variante des Grabenkondensators nach Fig. 3 dargestellt, die sich an das Prozeßstadium aus Fig. 2e anschließt. Zunächst werden die Grabenfüllung 161, die dielektrische Schicht 164, die leitende Schicht 310 und der Isolationskragen 168 auf die Höhe der Grenzfläche 200 in den Graben 108 eingesenkt, indem sie nacheinander in der  
15 genannten Reihenfolge selektiv geätzt werden. Es ist auch ein anisotroper Ätzschritt, welcher die Grabenfüllung 161, die dielektrische Schicht 164, die leitende Schicht 310 und den Isolationskragen 168 gleichzeitig entfernt möglich, wie zum  
20 Beispiel ein RIE-Ätzschritt, bei dem die Hartmaskenschicht 106 als Ätzmaske dient.  
25

Anschließend wird die Hartmaskenschicht 106 entfernt und eine isolierende Schicht 321, aus welcher der Isolationssteg 320 gebildet wird, konform auf der Unterbau-Stoppschicht 105 und  
30 in dem Graben 108 abgeschieden.

Mit Bezug auf Figur 4b wird mit einem anisotropen Ätzschritt die isolierende Schicht 321 so bearbeitet, daß sich der vergrabene Isolationssteg 320 herausgebildet. Anschließend wird

die vergrabene Brücke 162 gebildet, die ebenfalls durch einen Ätzschritt in den Graben eingesenkt wird.

Die nachfolgenden Bearbeitungsschritte werden durchgeführt,  
5 wie sie bereits zu Fig. 2a-i beschrieben worden sind.

Wie in Fig. 1 dargestellt ist die abgeschiedene vergrabene Platte 310 elektrisch an die vergrabene Wanne 170 angeschlossen. Dazu kann es erforderlich sein, vor dem Abscheiden der  
10 vergrabenen Platte 310 die Seitenwand des Grabens 108 in dem Bereich der vergrabenen Platte 170 von elektrisch isolierenden Materialien zu reinigen. Bei den zu entfernenden Materialien kann es sich um Prozeßrückstände, Nitride oder Oxide handeln, wie zum Beispiel natürliches Siliziumoxid, wie es in Fig. 2a  
15 mit der natürlichen Oxidschicht 151 dargestellt ist.

Mit Bezug auf Fig. 1 und 3 ist der Isolationssteg 320 so angebracht, daß keine Leckströme von der leitenden Schicht 310, welche die äußere Kondensatorelektrode bildet, zu der Graben-  
20 füllung 161, welche die innere Kondensatorelektrode bildet, zu der vergrabenen Brücke 162 oder zu dem vergrabenen Kontakt 250 fließen können. Der Isolationssteg 320 besteht aus einem Isolierenden Material wie zum Beispiel Oxid, Nitrid oder Oxinitrid. Hier ist auch jedes andere Material verwendbar, daß aus-  
25 reichende Isolationseigenschaften und Temperaturbeständigkeit aufweist. Dabei kann es sich um Abgeschiedene Materialien handeln, die zur Verbesserung ihrer Isolationseigenschaften mit einem Temperaturschritt bearbeitet werden. Bei dem Temperaturschritt sind Prozeßgase verwendbar, welche die Isolationseigenschaften des Isolationsstegs 320 in vorteilhafter Weise  
30 verbessern. Dazu können zum Beispiel Prozeßgase wie Ar, N<sub>2</sub>, O<sub>2</sub>, H<sub>2</sub>O, N<sub>2</sub>O, NO oder NH<sub>3</sub> verwendet werden.

Figur 5 zeigt ein Ausführungsbeispiel einer DRAM-  
35 Speicherzelle gemäß der vorliegenden Erfindung entsprechend

einer weiteren Ausführungsform des erfindungsgemäßen Verfahrens.

Die in Figur 5 gezeigte Variante besitzt allerdings im Gegen-  
satz zu der in Figur 1 und 3 gezeigten Speicherzelle einen  
5 vertikalen Transistor. Der vertikale Transistor aus Figur 5  
wird genau wie der planare Transistor aus Figur 1 und 3, erst  
nach der Fertigstellung des Grabenkondensators 160 prozes-  
siert. Der Unterschied in Figur 5 besteht darin, daß oberhalb  
10 des Isolationskragens 168 genügend Platz für die Herstellung  
des vertikalen Transistors vorgesehen werden muß. Dabei sieht  
die in Figur 5 gezeigte Ausführungsform keine vergrabene Wan-  
ne 170 vor. Allerdings kann die in Figur 5 gezeigte Ausfüh-  
rungsform auch mit einer vergrabenen Wanne 170 versehen wer-  
15 den.

Zur Herstellung des in Figur 5 gezeigten vertikalen Transi-  
stors wird zunächst die vergrabene Brücke 250 die gleichzei-  
tig das untere Source-Gebiet des vertikalen Transistors bil-  
20 det, durch Einbringen von Dotierstoff mit einem geeigneten  
Verfahren, wie zum Beispiel Implantation, Gasphasendotierung  
oder plasmaunterstützte Dotierung eingebracht. Anschließend  
wird die vergrabene Brücke 162 in dem Bereich des unteren  
Source-Gebiets des vertikalen Transistors abgeschieden.

25 Nun wird eine Isolationsschicht 340 so hergestellt, daß sie  
die vergrabene Brücke 162 und den vergrabenen Kontakt 250 ge-  
gen ein Gate-Material 370 des vertikalen Transistors iso-  
liert.

30 Es wird ein Gate-Oxid 360 zur Isolation des Kanals 117 gegen  
das Gate-Oxid 360 des vertikalen Transistors gebildet und das  
Gate-Material 370 abgeschieden. Weiterhin wird ein oberes  
Drain-Gebiet 350 des vertikalen Transistors dotiert, das mit  
35 einem Bitleitungskontakt 183 verbunden ist.

## Patentansprüche

## 1. Grabenkondensator mit:

- einem Graben (108), der einen oberen Bereich (109) und einen unteren Bereich (110) aufweist und in einem Substrat (101) gebildet ist;
- einem Isolationskragen (168), der in dem oberen Bereich (109) an einer Grabenwand des Grabens (108) gebildet ist;
- einer vergrabenen Schicht (170), durch die sich zumindest teilweise der untere Bereich (110) des Grabens (108) erstreckt;
- einer dielektrischen Schicht (164), die in dem unteren Bereich (110) an einer Grabenwand des Grabens (108) und in dem Bereich des Isolationskragens (168) angeordnet ist;
- einer in den Graben (108) gefüllten leitenden Grabenfüllung (161) als innere Kondensatorelektrode,  
d a d u r c h   g e k e n n z e i c h n e t ,   d a ß  
eine leitende Schicht (310) als äußere Kondensatorelektrode in den unteren Bereich (110) des Grabens (108) zwischen dem Substrat (101) und der dielektrischen Schicht (164) und in dem Bereich des Isolationskragens (168) zwischen dem Isolationskragen (168) und der dielektrischen Schicht (164) angeordnet ist.

2. Grabenkondensator nach Anspruch 1,  
d a d u r c h   g e k e n n z e i c h n e t ,  
daß eine vergrabene Platte (165) in dem Substrat (101) um den unteren Bereich (110) des Grabens (108) gebildet ist.

3. Grabenkondensator nach Anspruch 1 oder 2,  
d a d u r c h   g e k e n n z e i c h n e t ,  
daß ein Isolationssteg (320) so gebildet ist, daß mindestens ein oberer Bereich (311) der leitenden Schicht (310) verkleidet wird.

4. Grabenkondensator nach einem der Ansprüche 1 bis 3,  
dadurch gekennzeichnet,  
daß auf der leitenden Grabenfüllung (161) eine leitende ver-  
grabene Brücke (162) gebildet ist.

5

5. Grabenkondensator nach einem der Ansprüche 1 bis 4,  
dadurch gekennzeichnet,  
daß der Isolationssteg (320) einen Ladungstransport von der  
leitenden Schicht (310) zu der leitenden Grabenfüllung (161)  
10 verhindert.

6. Grabenkondensator nach einem der Ansprüche 1 bis 5,  
dadurch gekennzeichnet,  
daß der Isolationssteg (320) einen Ladungstransport von der  
15 leitenden Schicht (310) zu der leitenden Brücke (162) verhin-  
dert.

7. Grabenkondensator nach einem der Ansprüche 1 bis 6,  
dadurch gekennzeichnet,  
20 daß der Isolationssteg (320) einen Ladungstransport von der  
leitenden Schicht (310) zu einem vergrabenen Kontakt (250)  
verhindert.

8. Grabenkondensator nach einem der Ansprüche 1 bis 7,  
25 dadurch gekennzeichnet,  
daß es sich bei dem Isolationssteg (320) um eine Oxid-, Ni-  
trid- oder Oxinitrid-Schicht handelt.

9. Grabenkondensator nach einem der Ansprüche 1 bis 8,  
30 dadurch gekennzeichnet,  
daß die leitende Schicht (310) Silizium, Metall, Silizid oder  
Nitrid umfaßt.

10. Grabenkondensator nach Anspruch 9,  
35 dadurch gekennzeichnet,

daß das Metall Titan, Wolfram, Molybdän oder Kobalt enthält; daß das verwendete Silizid Titansilizid, Wolframsilizid, Molybdänsilizid oder Kobaltsilizid enthält; oder daß das verwendete Nitrid Titannitrid oder Wolframnitrid enthält.

5

11. Verfahren zur Herstellung eines Grabenkondensators mit den Schritten:

- Einbringen einer vergrabenen Schicht (170) in ein Substrat (101);
  - 10 - Bilden eines Grabens (108) mit einem oberen Bereich (109) und einem unteren Bereich (110) in dem Substrat (101);
  - Bilden eines Isolationskragens (168) in dem oberen Bereich (109) an einer Grabenwand des Grabens (108);
  - Bilden einer dielektrischen Schicht (164) zur Verkleidung
  - 15 einer Grabenwand des unteren Bereichs (110) des Grabens (108) und des Isolationskragens (168);
  - Füllen des Grabens (108) mit einer leitenden Grabenfüllung (161) als innere Kondensatorelektrode,
- g e k e n n z e i c h n e t   d u r c h
- 20 Bilden einer leitenden Schicht (310) als äußere Kondensatorelektrode zur Verkleidung des unteren Bereichs (110) des Grabens (108) und des Isolationskragens (168) und zwar nach dem Bilden des Isolationskragens (168) und vor dem Bilden der dielektrischen Schicht (164).

25

12. Verfahren nach Anspruch 11,
- g e k e n n z e i c h n e t   d u r c h
- Bilden einer vergrabenen Platte (165) in dem Substrat (101) in der Umgebung des unteren Bereichs (110) des Grabens (108)
- 30 und zwar vor dem Bilden der leitenden Schicht (310), so daß die vergrabene Platte (165) die vergrabene Wanne (170) kontaktiert;

13. Verfahren nach Anspruch 11 oder 12,
- 35 g e k e n n z e i c h n e t   d u r c h



Bilden eines Isolationsstegs (320), der mindestens einen oberen Bereich (311) der leitenden Schicht (310) verkleidet.

14. Verfahren nach einem der Ansprüche 11 bis 13,  
5 g e k e n n z e i c h n e t d u r c h  
Bilden einer leitenden vergrabenen Brücke (162) auf der leitenden Grabenfüllung (161) zu einem vergrabenen Kontakt (250).

1/9

FIG 1

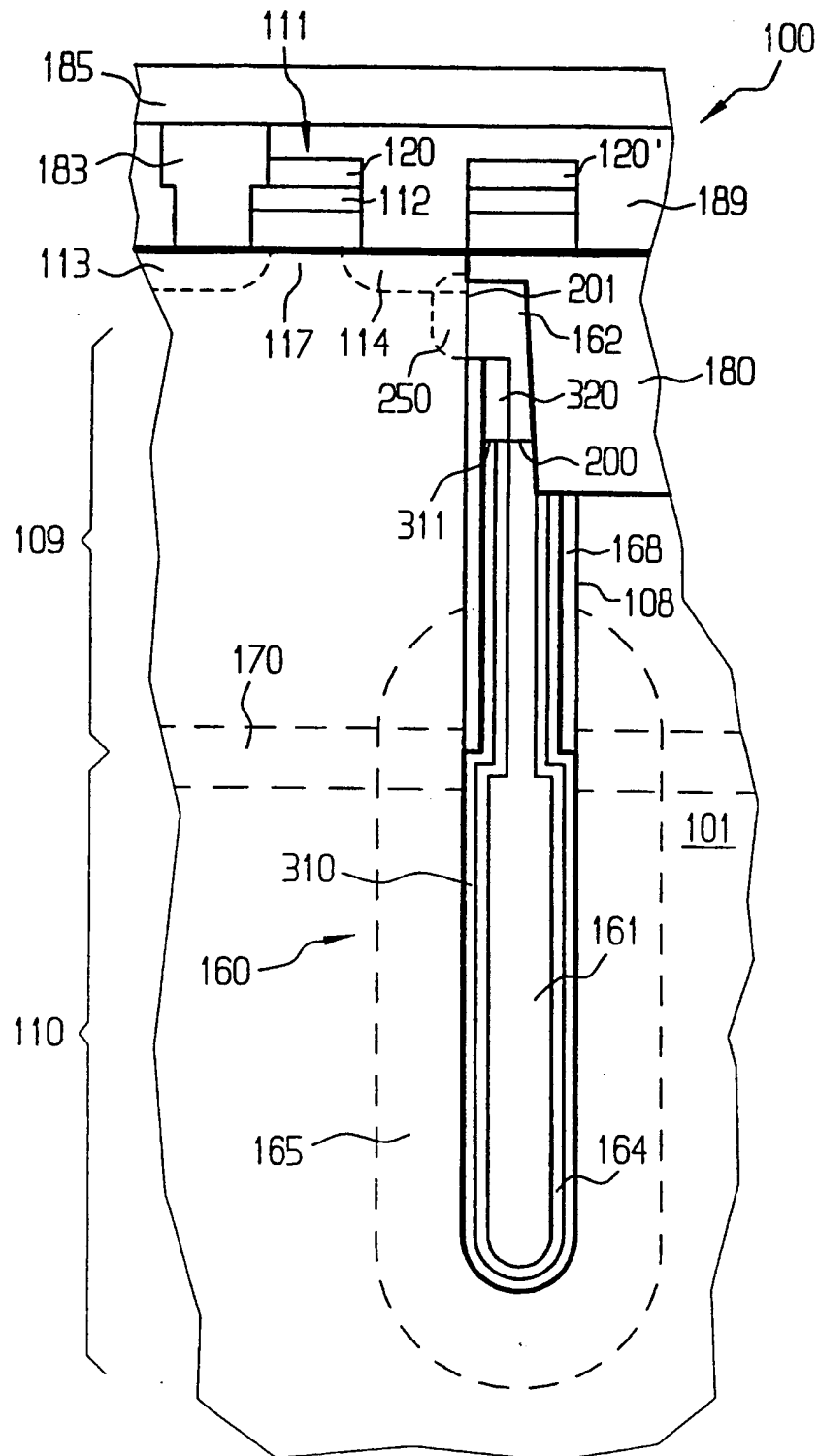


FIG 2A

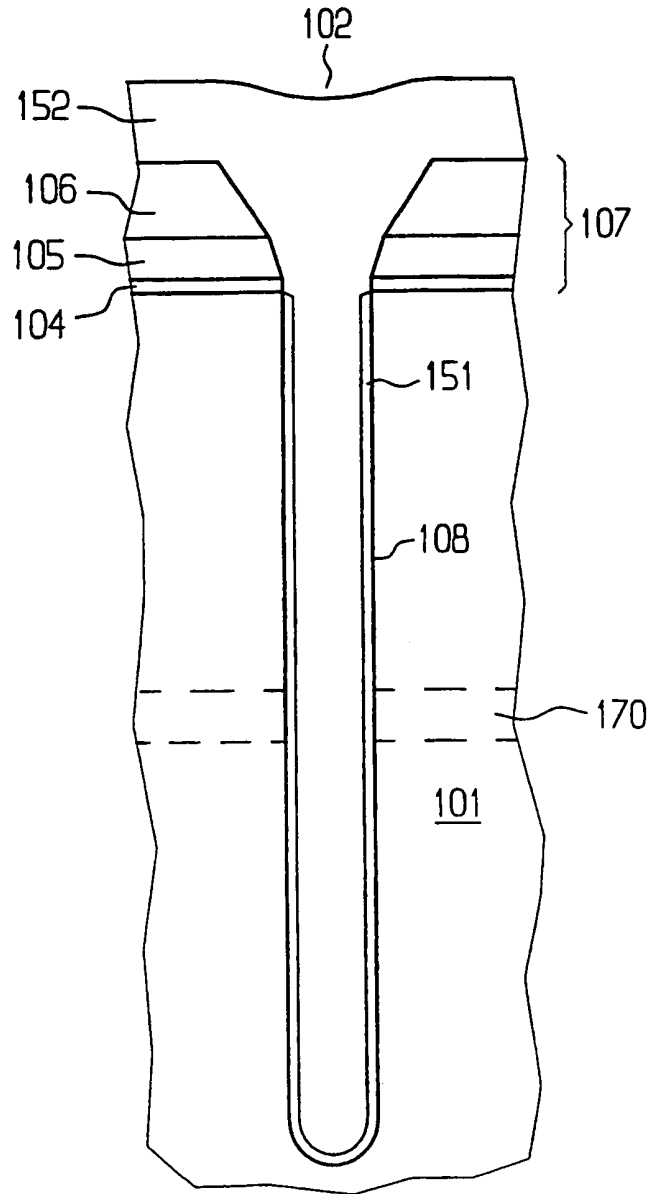


FIG 2B

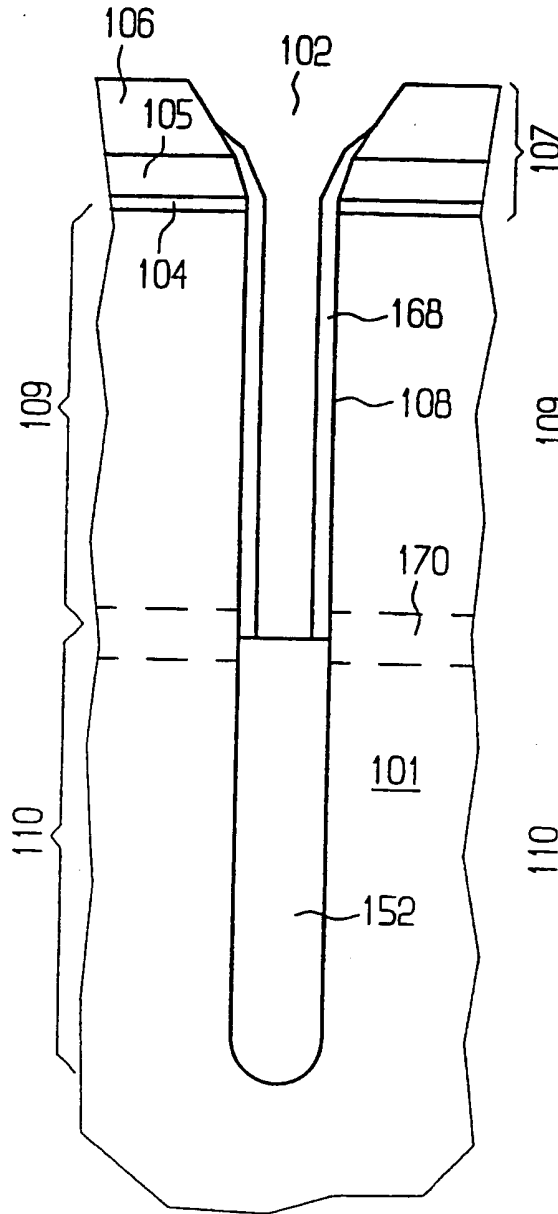


FIG 2C

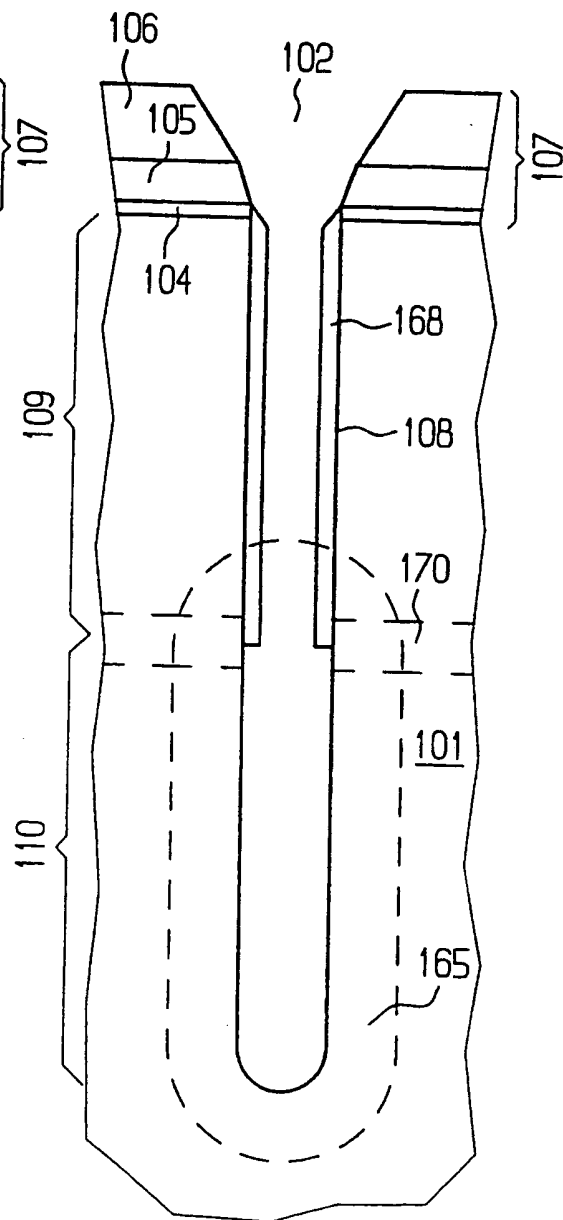


FIG 2D

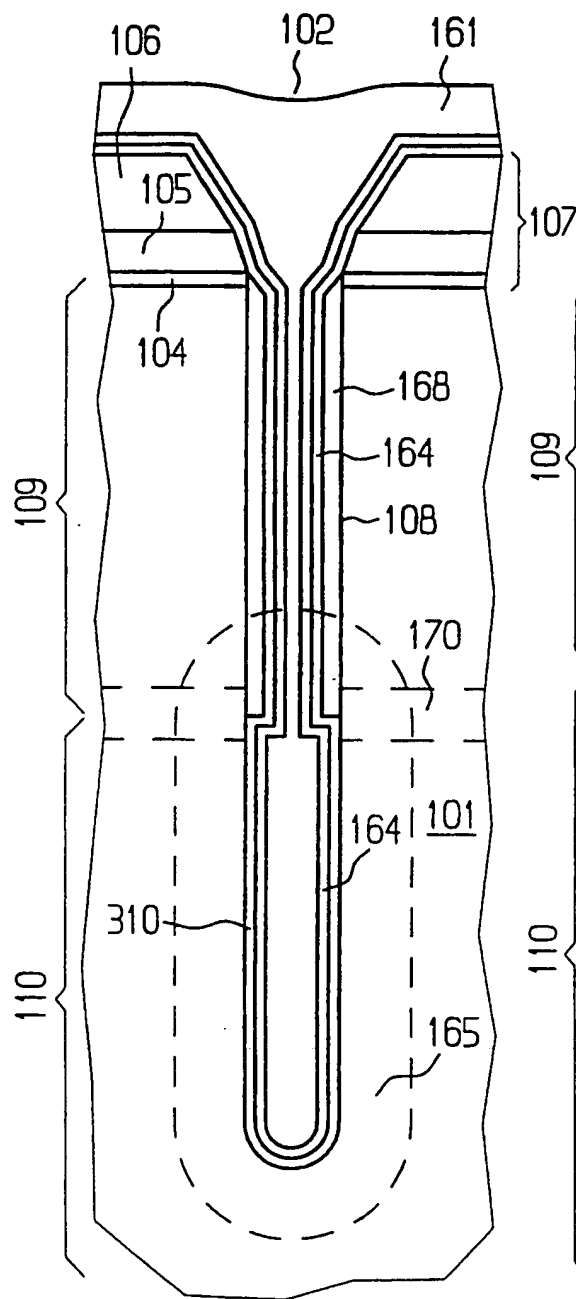


FIG 2E

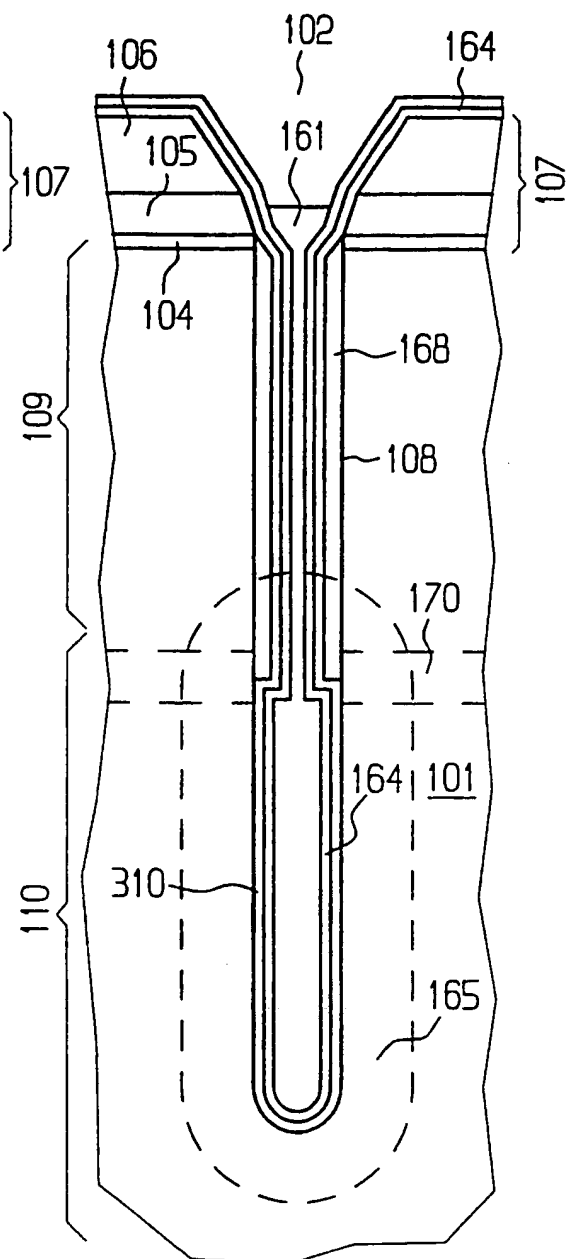


FIG 2F

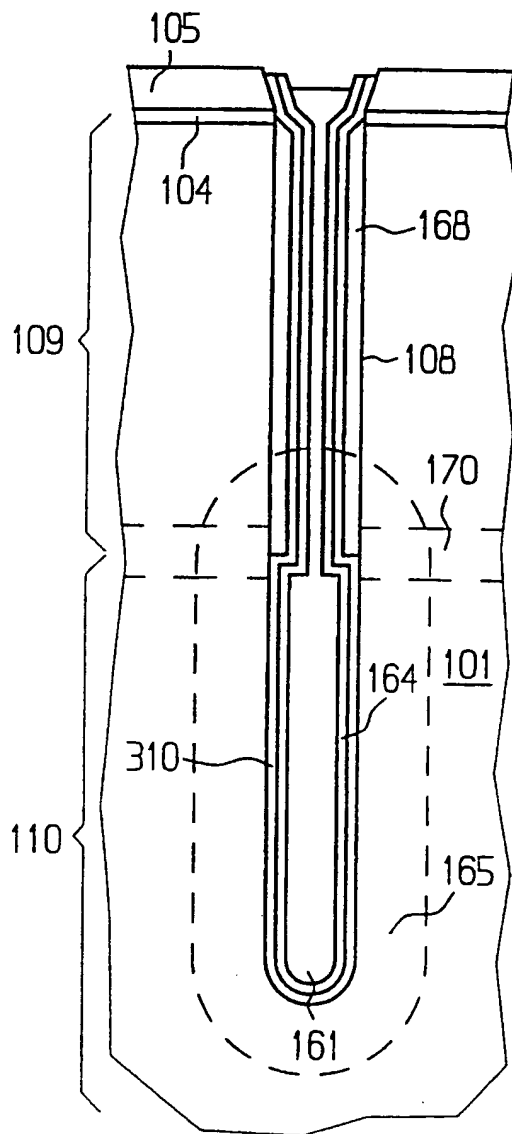


FIG 2G

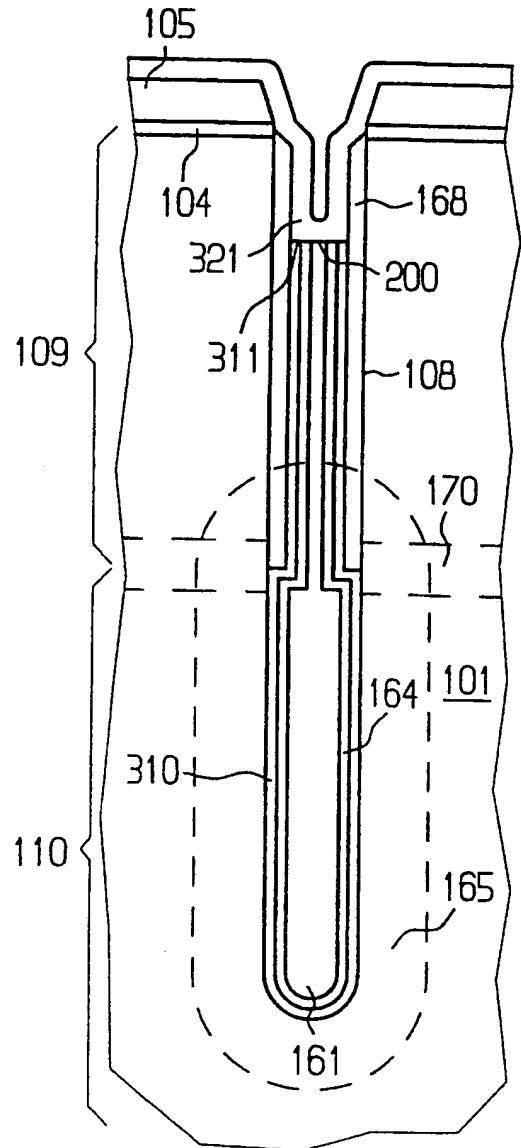


FIG 2H

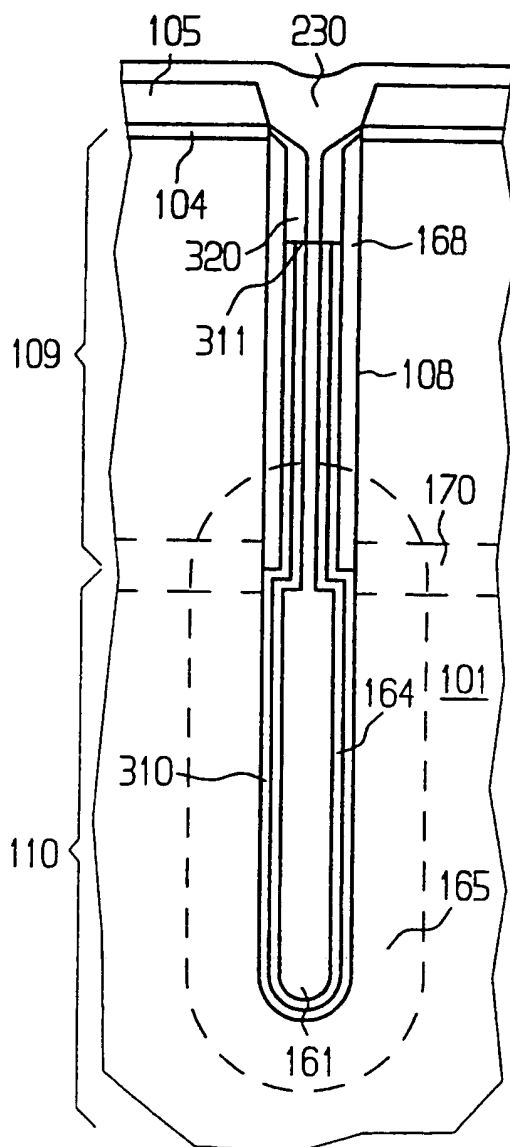
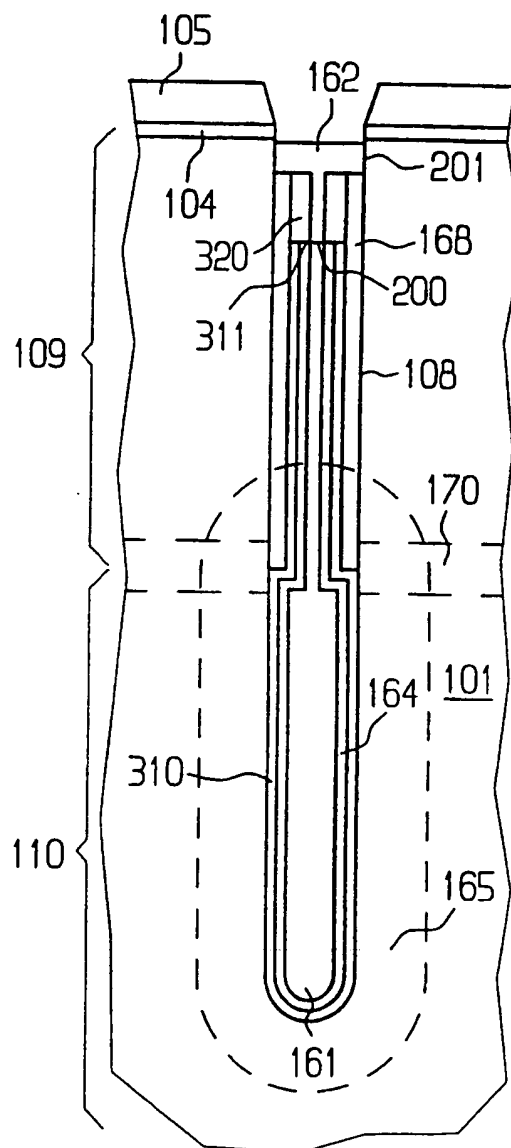


FIG 2I



7/9

FIG 3

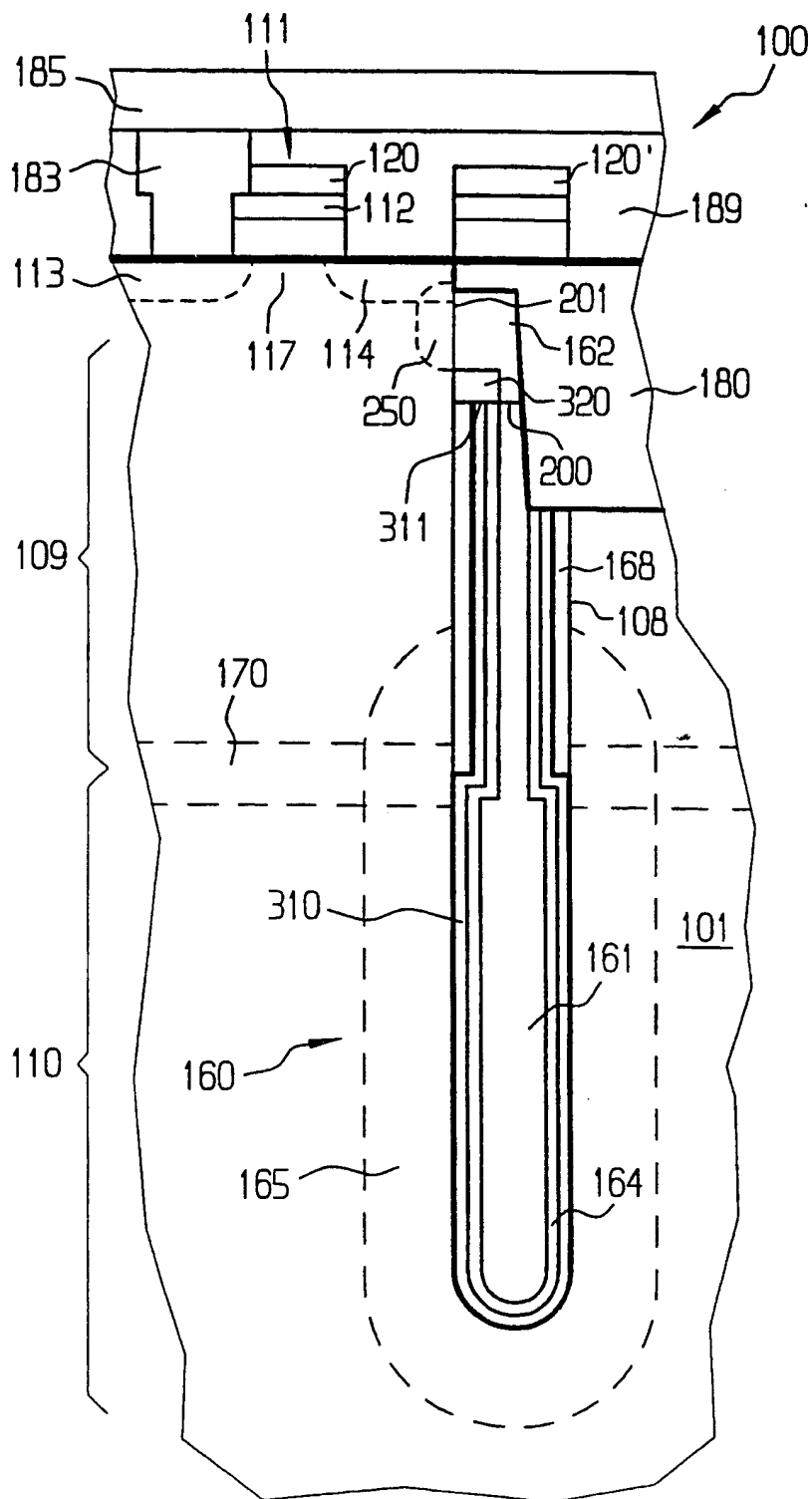




FIG 4A

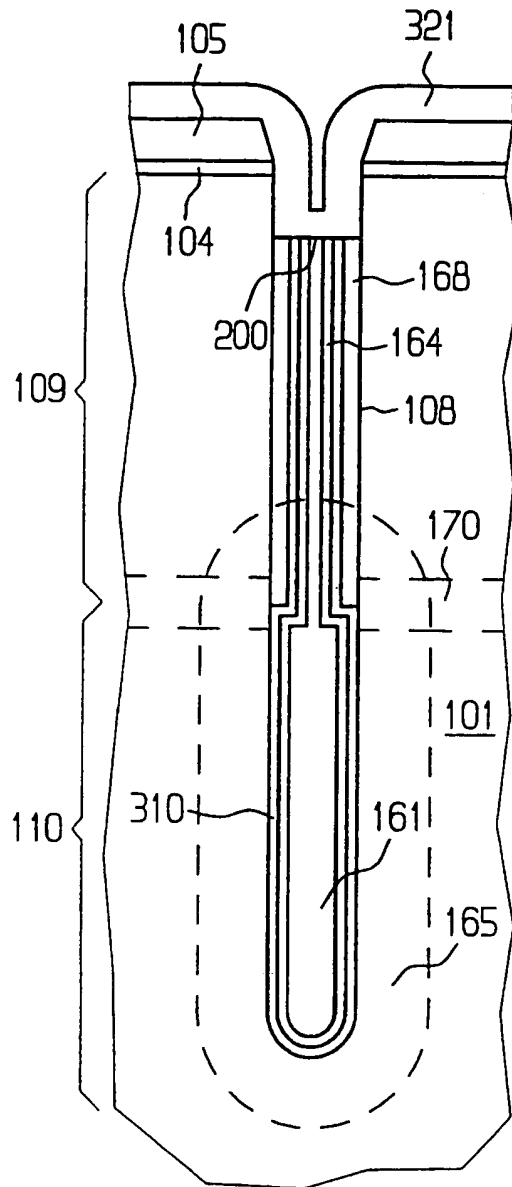


FIG 4B

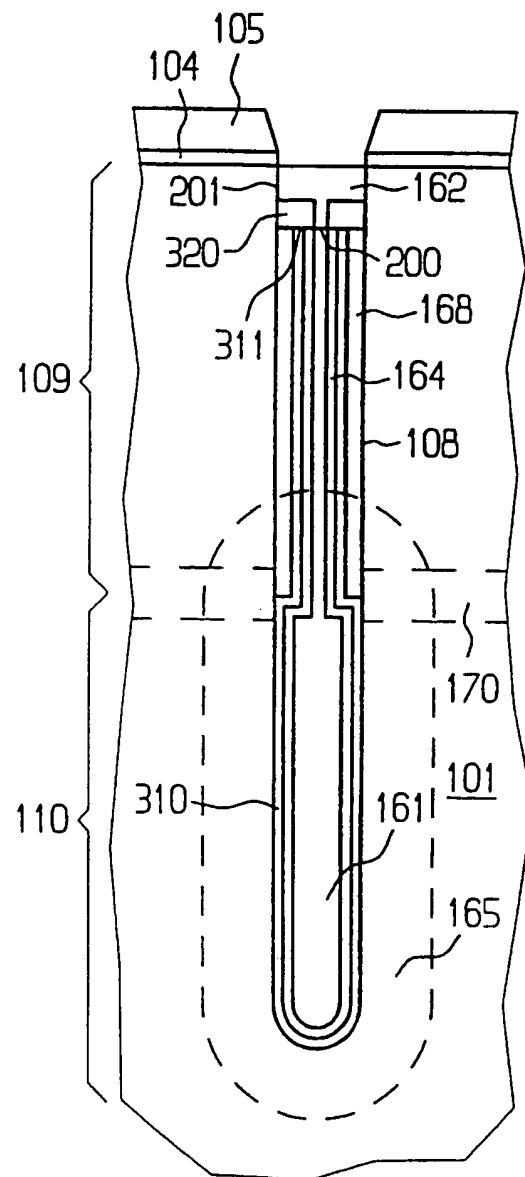
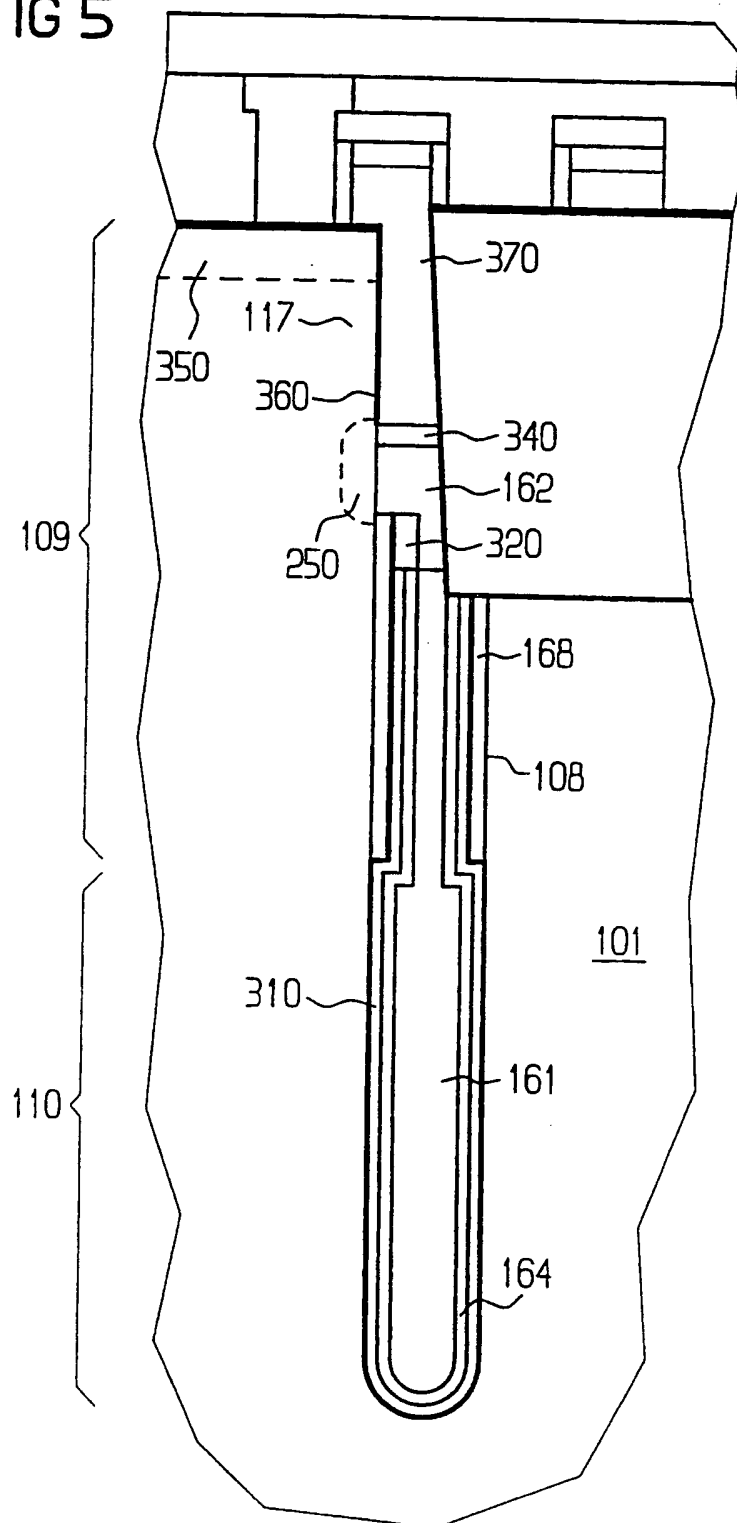


FIG 5



# INTERNATIONAL SEARCH REPORT

Intern. Appl. Application No

PCT/DE 00/03063

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 H01L27/108 H01L21/8242

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ, INSPEC, COMPENDEX, IBM-TDB

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 336 912 A (OHTSUKI SUMITO) 9 August 1994 (1994-08-09) figures 1,4-11 column 2, line 23 -column 3, line 13 column 4, line 1 -column 6, line 51	1-9, 11-14
Y	---	10
Y	US 5 905 279 A (NITAYAMA AKIHIRO ET AL) 18 May 1999 (1999-05-18) figures 3B,3C column 3, line 61 -column 4, line 17	10
A	---	1,8,9,11
	--- -/--	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

### \* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*&\* document member of the same patent family

Date of the actual completion of the international search

5 December 2000

Date of mailing of the international search report

13/12/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Polesello, P

# INTERNATIONAL SEARCH REPORT

Intern. Application No

PCT/DE 00/03063

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 4 918 502 A (KAGA TORU ET AL) 17 April 1990 (1990-04-17) figures 3A-3E, 7-11, 13 column 3, line 36 -column 5, line 6 column 5, line 67 -column 8, line 50	1-9, 11-14
A	---	10
X	US 5 571 743 A (HENKELS WALTER H ET AL) 5 November 1996 (1996-11-05) figures 2, 10 column 3, line 59 -column 4, line 59 column 6, line 25 -column 7, line 41	1, 3-9, 11, 13, 14
A	---	2, 10, 12
X	US 5 223 447 A (KIM CHEON S ET AL) 29 June 1993 (1993-06-29) figures 3, 5, 6 column 2, line 64 -column 3, line 9 column 3, line 62 -column 6, line 24	1-3, 5, 8, 9, 11-13
A	---	4, 6, 7, 10, 14
X	US 5 512 767 A (NOBLE JR WENDELL P) 30 April 1996 (1996-04-30) figures 3, 4 column 7, line 43 -column 11, line 50	1, 3, 5, 8, 9, 11, 13
A	-----	2, 4, 6, 7, 10, 12, 14

# INTERNATIONAL SEARCH REPORT

Information on patent family members

Intern. Application No

PCT/DE 00/03063

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5336912 A	09-08-1994	JP 6037275 A US 5629226 A	10-02-1994 13-05-1997
US 5905279 A	18-05-1999	JP 10027885 A	27-01-1998
US 4918502 A	17-04-1990	JP 63136558 A JP 2674992 B JP 63136559 A KR 9100230 B	08-06-1988 12-11-1997 08-06-1988 23-01-1991
US 5571743 A	05-11-1996	US 5363327 A US 5780335 A EP 0607547 A JP 2500102 B JP 6244379 A	08-11-1994 14-07-1998 27-07-1994 29-05-1996 02-09-1994
US 5223447 A	29-06-1993	KR 9204368 B JP 2045711 C JP 3180066 A JP 7077236 B	04-06-1992 25-04-1996 06-08-1991 16-08-1995
US 5512767 A	30-04-1996	US 5422294 A	06-06-1995

PCT/DE 00/03063

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

### Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, PAJ, INSPEC, COMPENDEX, IBM-TDB

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
------------	--	--------------------

X	US 5 336 912 A (OHTSUKI SUMITO) 9. August 1994 (1994-08-09) Abbildungen 1,4-11 Spalte 2, Zeile 23 -Spalte 3, Zeile 13 Spalte 4, Zeile 1 -Spalte 6, Zeile 51	1-9, 11-14
Y	---	10
Y	US 5 905 279 A (NITAYAMA AKIHIRO ET AL) 18. Mai 1999 (1999-05-18) Abbildungen 3B,3C Spalte 3, Zeile 61 -Spalte 4, Zeile 17	10
A		1,8,9,11

☒ Siehe Anhang Patentfamilie

- \* Besondere Kategorien von angegebenen Veröffentlichungen :
- \* A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- \* E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
- \* L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- \* O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- \* P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

- \*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
- \*X\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
- \*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung
- ka  
wi  
Ve  
du
- Docket # P2001.0119
- Applic. # \_\_\_\_\_
- \*g\* Ver

Datum des Abschlusses der internationalen Recherche

5. Dezember 2000

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

At

Be

Applic. # \_\_\_\_\_

Applicant: BERNHARD SELL ET AL.

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101

Polesello, P